

LOGIC CIRCUIT DESIGNING DEVICE

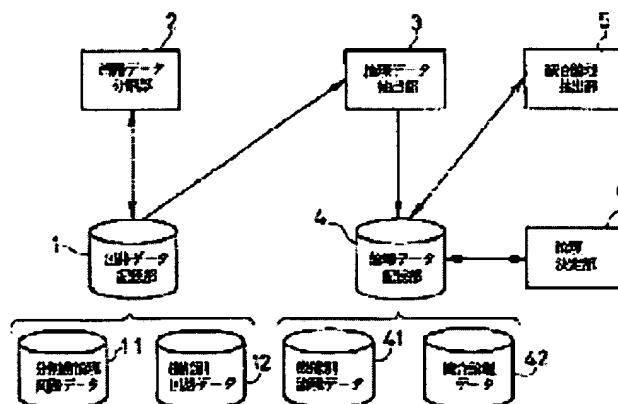
Patent number: JP5012374
Publication date: 1993-01-22
Inventor: SHIMOTSUJI MATSUMI
Applicant: TOSHIBA CORP
Classification:
 - international: G06F15/60
 - european:
Application number: JP19910160212 19910701
Priority number(s):

Best Available Copy

Abstract of JP5012374

PURPOSE: To design a high-performance logic circuit which is small in circuit scale in a short time.

CONSTITUTION: This designing device consists of a circuit data division part 2 which divides the logic circuit into plural functions, a logic data extraction part 3 which extracts determined logic data whose logic is already determined by the divided functions, an integrated logic extraction part 5 which extracts integrated logic data as a sum set of the extracted determined and a logic determination part 6 which determines logic data on functions whose logic is not determined yet by using the extracted integrated logic data. Consequently, the logic circuit can be designed in a short time to obtain the high-performance logic circuit which is small in circuit scale.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-12374

(43) 公開日 平成5年(1993)1月22日

(51) Int.Cl.⁵

G 0 6 F 15/60

識別記号

3 6 0 K 7922-5L

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 9 頁)

(21) 出願番号 特願平3-160212

(22) 出願日 平成3年(1991)7月1日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 下辻 松美

神奈川県川崎市幸区小向東芝町1 株式会

社東芝総合研究所内

(74) 代理人 弁理士 三好 秀和 (外4名)

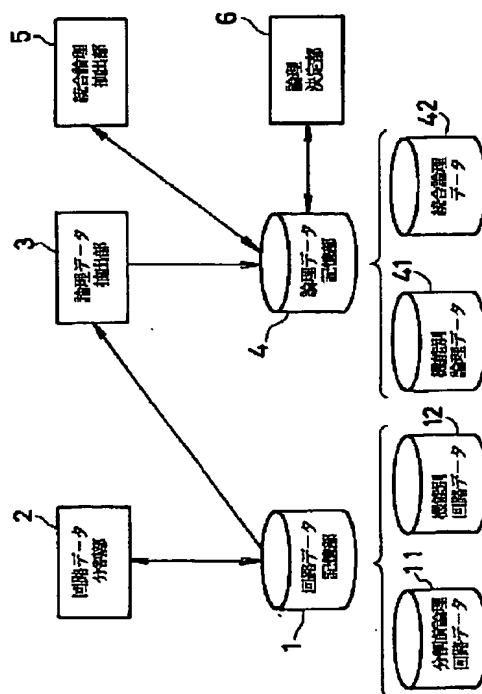
(54) 【発明の名称】 論理回路設計装置

(57) 【要約】

【目的】 回路規模が小さく高性能な論理回路を短時間で設計することを目的としている。

【構成】 論理回路を複数の機能に分割する回路データ分割部2と、分割された各機能毎に既に論理が決定している確定論理データを抽出する論理データ抽出部3と、抽出された確定論理データの和集合である統合論理データを抽出する統合論理抽出部5と、抽出された統合論理データを用いてまだ論理の確定していない機能の論理データを決定する論理決定部6とから構成されている。

【効果】 短時間で論理回路の設計が行え、回路規模の小さい高性能な論理回路が設計できる。



【特許請求の範囲】

【請求項1】 電子回路の機能及び動作に関する情報を記憶する回路データ記憶手段と、この回路データ記憶手段に記憶されている機能及び動作に関する情報を機能別に分割する回路データ分割手段と、この回路データ分割手段によって分割され機能別回路データの各々に対して確定論理データを抽出する論理データ抽出手段と、この論理データ抽出手段によって抽出された確定論理データを記憶する論理データ記憶手段と、この論理データ記憶手段に記憶されている確定論理データを統合して統合論理データを抽出する統合論理抽出手段と、この統合論理抽出手段によって抽出された統合論理データから不確定論理機能の論理データを決定する論理決定手段とを有することを特徴とする論理回路設計装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は論理回路の設計装置に関する。

【0002】

【従来の技術】 順序回路には、演算などの様々な動作を意味する複数の内部状態を有し、フリップフロップが出力するコードあるいは外部入力信号によって現在の内部状態を識別する順序回路がある。このような順序回路には、設計仕様から抽出できる論理回路の機能及び動作を実現する確定論理回路部分と、このフリップフロップが出力するコードを実現する、未だ論理の確定していない不確定論理回路部分とがある。

【0003】 従来、この順序回路を設計する際には、これらの論理回路を別途生成するという手法が採られてきた。即ち、予め複数の内部状態を識別するコードを設計仕様に基づいてそれぞれ決定し、決定された識別コードを出力する不確定論理回路部分を確定論理回路部分とは別途設計し、各々論理が確定した後に双方の論理回路を統合するという手法がとられてきた。

【0004】

【発明が解決しようとする課題】 上述したように、従来の方法においては、識別コードを出力する未だ論理の確定していない不確定論理回路部分と、電子回路の仕様上の機能及び動作を実現する既に論理の確定した確定論理回路部分とを別途設計している。このため、設計者が自由に設計できる不確定論理回路部分の設計の如何により、最終的に生成される電子回路の品質が大きく左右される。

【0005】 例えば、確定論理回路部分で用いられている論理データと同じ論理データを用いて不確定論理回路部分を生成すると、双方の論理回路を統合した後の論理回路の回路規模が大きくなってしまい、高品質の電子回路を得ることができないという問題があった。また、確定論理回路部分と不確定論理回路部分との論理データがどの程度共用させられるかを知るには、実際に一つの論理

回路として統合した後でなくては知ることができないという問題もあった。

【0006】 このため、一つの論理回路として統合しても回路規模が大きいために、再設計や修正を余儀なくされることがあった。

【0007】 本発明は上記のような事情に鑑みてなされたもので、その目的とするところは、論理回路の設計仕様から自動的に、論理が確定していない不確定論理回路部分を既に確定している確定論理回路部分の論理データを用いて生成することにより、回路規模が小さく高性能な論理回路を効率的に設計できる論理回路設計装置を提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するため、本発明の論理回路設計装置は、電子回路の機能及び動作に関する情報を記憶する回路データ記憶手段と、この回路データ記憶手段に記憶されている機能及び動作に関する情報を機能別に分割する回路データ分割手段と、この回路データ分割手段によって分割され機能別回路データの各々に対して確定論理データを抽出する論理データ抽出手段と、この論理データ抽出手段によって抽出された確定論理データを記憶する論理データ記憶手段と、この論理データ記憶手段に記憶されている確定論理データを統合して統合論理データを抽出する統合論理抽出手段と、この統合論理抽出手段によって抽出された統合論理データから不確定論理機能の論理データを決定する論理決定手段とから構成されている。

【0009】

【作用】 上記構成によって本発明は、自動的に論理回路を機能別にいくつかの論理回路に分割し、分割した各々の部分論理回路の確定論理データを求める。さらに、それらの確定論理データの和集合を求めることによって統合し、この統合論理データを用いて論理が確定していない部分回路の論理を実現している。

【0010】

【実施例】 以下、図面を用いて本発明の一実施例を説明する。

【0011】 図1は、本発明の一実施例に関わる論理回路設計装置の構成を示す回路ブロック図である。

【0012】 同図に示す論理回路設計装置は、回路データ記憶部1、回路データ分割部2、論理データ抽出部3、論理データ記憶部4、統合論理抽出部5、及び論理決定部6から構成されている。

【0013】 回路データ記憶部1は、設計仕様に基づく論理回路の動作及び機能に関する情報（以下、分割前回路データ11と呼ぶ）を記憶するところである。

【0014】 回路データ分割部2は、回路データ記憶部1に記憶されている分割前回路データ11を機能別に複数回路データとして分割し、機能別回路データ12として回路データ記憶部1に書き込むものである。

【0015】論理データ抽出部3は、回路データ記憶部1に記憶されている機能別回路データ12の機能毎の各回路データに対する設計仕様上確定している確定論理データを抽出する機能を有している。

【0016】論理データ記憶部4は、機能別回路データ12の各々に関し、論理データ抽出部3で抽出された確定論理データを機能別論理データ41として記憶することである。

【0017】統合論理抽出部5は、論理データ記憶部4に記憶されている確定論理データの和集合を求め、統合論理データ42を抽出する役目を有している。

【0018】論理決定部6は、論理データ記憶部4に記憶されている機能別論理データ41のうちまだ論理が決定していない論理データを統合論理データ42から求める役割をしている。

【0019】以上のように、本発明の論理回路設計装置は構成されており、次に本発明の作用を説明する。ここでは、例えば図2に示すような論理回路の機能及び動作に関する情報を有する回路データを一例として説明する。

【0020】この回路データは回路データ記憶部1に分割前回路データ11として記憶されている。ここで、STTESは回路名、A、B、CLKは外部入力信号名、X、Yは外部出力端子名、ST1、ST2、ST3は状態名を示す。

【0021】まず、この分割前回路データ11は、回路データ分割部2によって図3に示すような機能ブロックである状態遷移条件部、DATA生成部、状態コード生成部の3つの機能別回路データ12に分割される。

【0022】この回路データ分割部2は、分割前回路データ11を構文解析によって各文の接続関係を樹状構造で現し、状態の遷移関係を示す文である分割前回路データ11中の「NEXT」文に関する文を各状態ST1、ST2、ST3毎に抽出する。さらに、これを機能別回路データ12における状態遷移条件部とし、分割前回路データ11が示す論理回路データ「STTES」の出力信号である「X」「Y」が含まれる文を各状態ST1、ST2、ST3毎に抽出する。そして、これを機能別回路データ12におけるDATA生成部とすることで実現する。

【0023】ここで、状態コード生成部における機能別回路データ12は、論理が不確定なため分割前回路データ11から得ることができない。そのため、図3に示す機能別回路データ12のように空となる。

【0024】次に、回路データ記憶部1に記憶されている機能別回路データ12における各機能ブロック毎の確定論理データを論理データ抽出部3によって抽出し、論理データ記憶部4に機能別論理データ41として、例えば図4、5のように書き込んでいく。

【0025】これは、回路データ分割部2で回路データ

記憶部1に記憶されている分割前回路データ11に対して構文解析を行った結果得た、文の接続関係を現す樹状構造を用いて、分割前回路データ11が示す論理回路データ「STTES」の入力信号である「A」「B」「CLK」の信号ビットパターン毎の各機能ブロック毎の動作、即ち状態遷移条件部の状態遷移関係とDATA生成部の内部及び出力信号パターンとを抽出することによって得ることができる。

【0026】以上のようにして得た機能別論理データ41に対して、統合論理抽出部5が全ての確定論理データを用いて和集合を求め、例えば図6に示す統合論理データ42を抽出する。この統合論理抽出部5では、論理データ記憶部4に記憶されている機能別論理データ41に対し、各現状態及び各入力信号パターン毎の次状態名、出力信号パターンX、Y及び内部信号パターン「A@B」「A!B」「^A!B」を求め、その結果を図5に示す形式で論理データ記憶部4に記憶する。ここで、「@」は排他的論理和を、「!」は論理和を、「^」は論理否定を示す。

【0027】最後に、このようにして抽出された統合論理データ42を用い、図5の機能別論理データ41の例における状態コード生成部のように未だ論理が決定していない論理データを論理決定部6によって決定していく。

【0028】この状態コード生成部は、状態を識別する2進コードを生成するものであり、統合論理抽出部5で抽出した統合論理データ42における2進コードのうちから適当なコードを選んで全ての状態の各々に割り当てることで、論理決定部6を実現する。

【0029】具体的には、まず統合論理データ42から現状態と次状態が等しいものを抽出し、その入力コード及び出力コードを求める。図6に示す統合論理データの例では、(A, B, X, Y) = (0, 0, 1, 0)の場合のみ現状態と次状態がST2で一致するため、ST2の状態コードを入力信号と等しい「00」とする。そして、論理データ記憶部4の機能別論理データ41に状態コード生成部を、例えば図7のような形式で記憶する。

【0030】ここで割り当てた状態コードのコード長は回路データ全体の状態数の2を基底とする対数の値以上の最小の整数とし、本実施例の回路データでは状態数が3であるため、コード長は2ビットとなった。次に既に状態コードが決定したST2からなんらかの条件により遷移する次状態のコードを割り当てる。ここでは、(A, B, X, Y) = (1) (0, 1, 1, 0), (2) (1, 0, 1, 1), (3) (1, 1, 1, 1,)の3通りの場合で等しく状態ST1に遷移するので、状態ST1のコードを決定することとなる。

【0031】(1) ~ (3)のコードから任意の2ビットのコードを生成すると(00, 01, 10, 11)が生成可能であるが、未使用でかつ「1」の少ないコード

を選択すると(01, 10)であり、その2つのコードのうち的一方(01)を選択し、状態ST1のコードとして図7に示す機能別論理データ41として論理データ記憶部4に記憶する。

【0032】図7の機能別論理データ41において入力信号A, Bの「-」はDon't careな状態を示し、全ての入力信号ボタンを意味する。仮にここで、
(A, B, X, Y) = (0, 0, 0, 0)のみが状態ST1に遷移する条件であった場合、生成できるコードは「00」のみであり、これは既にST2の状態コードとして論理データ記憶部4に記憶されているため割り付けることができない。

【0033】よって他にコードを割り当てる状態が存在しない場合には直前にコードを割り当てた状態ST2のコードをキャンセルし、別候補を探して再度同じ処理を繰り返す。

【0034】なお、本実施例では論理データを回路データより抽出したが、この発明はこれに限るものではなく、予め真理値表や論理式のような形で各機能毎に示された論理を回路データ記憶部1の機能別論理回路データ12として取り込み、処理することもできる。

【0035】また、回路データを分割する際の機能ブロックとしては、上述した状態遷移条件部、DATA生成部、状態コード生成部の3種に限られるものではなく、例えば、機能ブロックの分割をマイクロプロセッサなどにおけるDATA処理部と制御部とを既知の論理とすることにより、命令コード生成部の論理を自動生成することも可能である。

【0036】また、状態コード生成部においても全ての状態のコードを自動生成するだけでなく、予め特定の状態に対してはコードを割り当てておき、他のまだコードが割り当てられてない状態についてのみコードを割り当てることも可能である。また、論理データ記憶部4中に機能別論理データ41と統合論理データ42とを共通のデータベースとしたが、別個のデータベースに記憶することもでき、同様に機能別論理データ41の各機能の論理データもまた、別個のデータベースに記憶することもできる。

【0037】更に、本実施例では状態コード長を状態数の2を基底とする対数の値以上の整数値としたが、ユー

ザの指定や回路の要求仕様により、生成回路の遅延時間や面積に関する制限を考慮して自由に変えることで、設計者の要求に見合った回路を生成することができる。

【0038】

【発明の効果】以上説明したように、本発明の論理回路設計装置によれば、論理回路の機能毎の確定論理データを抽出し、抽出された確定論理データを用いて未だ論理の決定していない機能回路の論理データを決定している。

【0039】このため、確定論理回路部分と不確定論理回路部分とで共通な論理回路を使用できることから、よりコンパクトで高性能な論理回路の設計を高速かつ正確に実行することができる。

【図面の簡単な説明】

【図1】本発明の論理回路設計装置の構成を示すブロック図である。

【図2】図1で示した分割前論理回路データ11の一例である。

【図3】図1で示した機能別回路データ12の一例である。

【図4】図1で示した機能別論理データ41の一例である。

【図5】図4と同様な機能別論理データ41の一例である。

【図6】図1で示した統合論理データ42の一例である。

【図7】論理決定された機能別論理データ41の一例である。

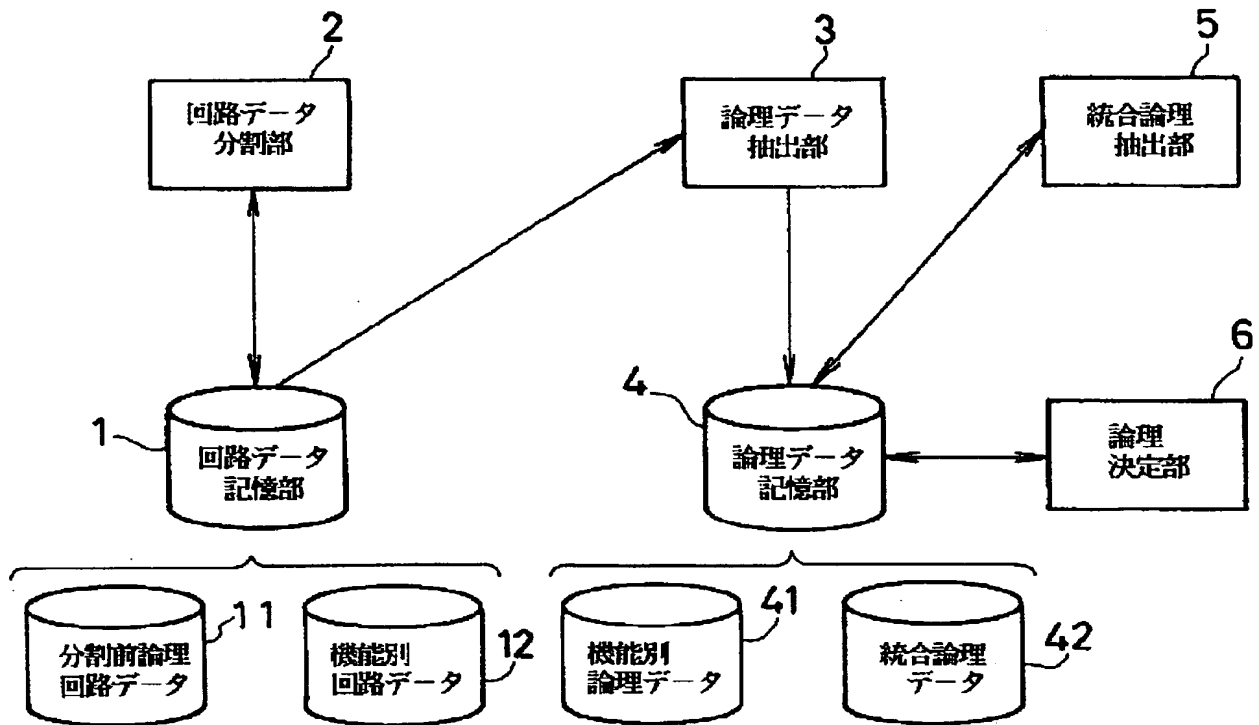
【符号の説明】

- 1 回路データ記憶部
- 2 回路データ分割部
- 3 論理データ抽出部
- 4 論理データ記憶部
- 5 統合論理抽出部
- 6 論理決定部
- 11 分割前回路データ
- 12 機能別回路データ
- 41 機能別論理データ
- 42 統合論理データ

【図7】

現 状 態	CLK	A	B	状 態 コード
ST1	1	-	-	01
ST2	1	-	-	00
ST3	1	-	-	10

【図1】



【図2】

```

<INTS> STTES;
<IN>   A, B, CLK;
<OUT>  X, Y;
<STT>  CLK;

      ST1 : IF A&B THEN X = A;
              Y = 1B0;
              NEXT ST2;
      ELSE Y = A;
              X = 1B1;
              NEXT ST3;

      ENDIF;

      ST2 : IF A!B THEN X = 1B1;
              Y = A;
              NEXT ST1;
      ELSE X = 1B1;
              Y = B;
              NEXT ST2;

      ENDIF;

      ST3 : IF ^A!B THEN X = A&B;
              Y = A!B;
      ELSE X = 1B1;
              Y = 1B0;

      ENDIF;

      NEXT ST2;

<ENDSTATE>;
<ENDINTS>;

```

【図5】

[状態コード生成部]

現 状 態	CLK	A	B	状 態 コー ド
ST1	1	0	0	
ST1	1	0	1	
ST1	1	1	0	
ST1	1	1	1	
ST2	1	0	0	
ST2	1	0	1	
ST2	1	1	0	
ST2	1	1	1	
ST3	1	0	0	
ST3	1	0	1	
ST3	1	1	0	
ST3	1	1	1	

【図3】

【状態遷移条件部】

状態名 機能記述部

ST1 : IF A@B THEN NEXT ST2;

ELSE NEXT ST3;

ENDIF;

ST2 : IF A!B THEN NEXT ST1;

ELSE NEXT ST2;

ENDIF;

ST3 : NEXT ST2;

【DATA生成部】

状態名 機能記述部

ST1 : IF A@B THEN X = A; Y = 1B0;

ELSE X = B; Y = 1B0;

ENDIF;

ST2 : IF A!B THEN X = 1B1; Y = A;

ELSE X = 1B1; Y = B;

ENDIF;

ST3 : IF ^A!B THEN X = A&B; Y = A!B;

ELSE X = 1B1; Y = 1B0;

ENDIF;

【状態コード生成部】

状態名 機能記述部

ST1 :

ST2 :

ST3 :

【図4】

【状態遷移条件部】

現状態	CLK	A	B	次状態
-----A⊙B-----				
ST1	1	0	0	ST3
ST1	1	0	1	ST2
ST1	1	1	0	ST2
ST1	1	1	1	ST3
-----A∣B-----				
ST2	1	0	0	ST2
ST2	1	0	1	ST1
ST2	1	1	0	ST1
ST2	1	1	1	ST1
----- [~] A∣B-----				
ST3	1	0	0	ST2
ST3	1	0	1	ST2
ST3	1	1	0	ST2
ST3	1	1	1	ST2

【DATA生成部】

現状態	CLK	A	B	X	Y
----- (A⊙B) -----					
ST1	1	0	0	0	0
ST1	1	0	1	1	0
ST1	1	1	0	1	0
ST1	1	1	1	0	0
----- (A∣B) -----					
ST2	1	0	0	0	1
ST2	1	0	1	1	0
ST2	1	1	0	1	1
ST2	1	1	1	1	1
----- ([~] A∣B) -----					
ST3	1	0	0	1	0
ST3	1	0	1	1	0
ST3	1	1	0	0	1
ST3	1	1	1	1	1

【図6】

現 状 態	CLK	A	B	X	Y	次 状 態
----- (A⊕B) -----						
ST1	1	0	0	0	0	ST3
ST1	1	0	1	1	0	ST2
ST1	1	1	0	1	1	ST2
ST1	1	1	1	0	1	ST3
----- (A!B) -----						
ST2	1	0	0	0	1	ST2
ST2	1	0	1	1	1	ST1
ST2	1	1	0	1	1	ST1
ST2	1	1	1	1	1	ST1
----- (A!B) -----						
ST3	1	0	0	1	0	ST2
ST3	1	0	1	1	0	ST2
ST3	1	1	0	0	1	ST2
ST3	1	1	1	1	1	ST2

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.